

55. laborgyakorlat

Digitális komplex védelmek vizsgálata

1. Elméleti alapok

A méréshez szükséges elvi alapok a Villamosenergia-ellátás III. tantárgy előadásain elhangzottak. A mérés eredményes elvégzéséhez ismerni kell a Villamosművek III. jegyzet 189-195., ill. 238-242. oldalán található elméleti anyagot. Ez az útmutató tartalmazza a digitális védelmek általános áttekintését és a vizsgálandó 7SJ511 típusú védelem ismertetését.

A *védelem* feladata a védett objektum állapotára jellemző fizikai mennyiségek (feszültség, áram, hőmérséklet, nyomás) érzékelt jeleinek fogadása, a jelek feldolgozása, döntés meghozatala a beállításoknak megfelelően, beavatkozó jel (működtető parancs) kiadása.

Digitális védelemről akkor beszélünk, amikor az érzékelt jelek feldolgozását és a döntés (védelmi intézkedés) meghozatalát egy beágyazott mikroszámítógép végzi.

A minőség szempontjából a következő tényezők a legfontosabbak:

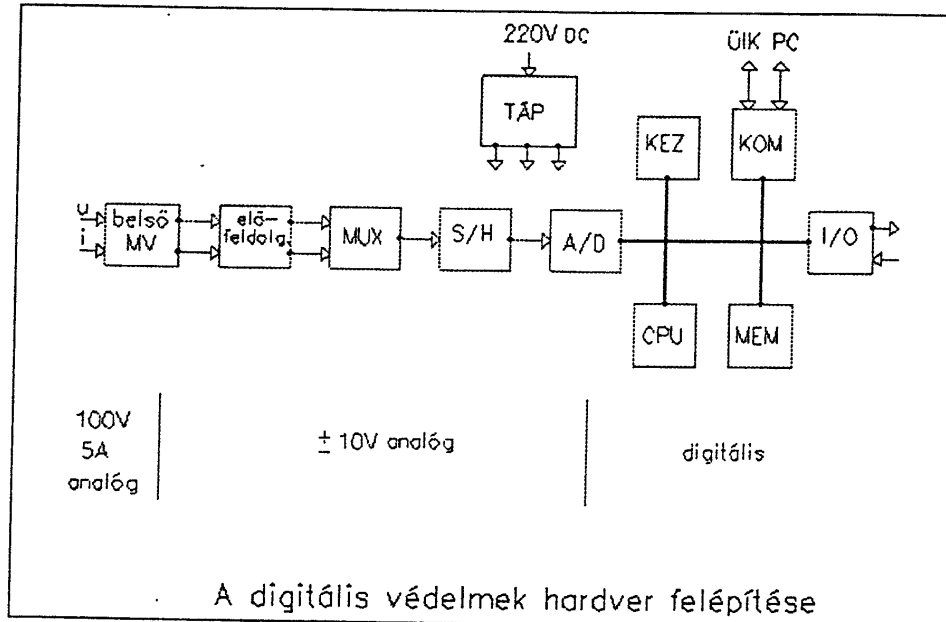
- *komplexitás* → funkcionális összetettség, azaz a korábban több különálló egységben (készülékben) megvalósított különböző funkciók egy készülékbe összevontan jelennek meg;
- *integrálhatóság* → rendszerbe illeszthetőség, a digitális védelmek egy egységes digitális kommunikációs interfészen keresztül az üzemirányító rendszerhez kapcsolhatók;
- *adaptivitás* → feladathoz illeszthetőség, azaz működés közben az üzemirányító központból a megváltozott követelményekhez igazítható a védelem egyszerűen és gyorsan;
- *megbízhatóság* → önmagában a mikroszámítógépes hardver megbízhatósága körülbelül egyenértékű az analóg elektronikus hardverével, azonban a nagyobb fokú integráltsággal, az intelligens önellenőrző képességgel és az állandó rendszer-kommunikációval összességében a megbízhatósági szint növekszik;
- *ár* → a digitális védelmek ára napjainkban versenyképesé vált az analóg elektronikus védelmekével szemben a mikroelektronikai technológia fejlődésének és a nagysorozatú gyártásnak köszönhetően;

A következő feladatokat láthatja el egy digitális védelmi berendezés (komplex védelem):

- védelem
- üzemzavari automatika
- mérés, mérésadatgyűjtés, eseményrögzítés
- kommunikáció

Ezek a funkciók a beágyazott szoftverben megvalósítva, fontossági sorrendbe rendeződve jelennek meg (prioritás sorrend felülről lefelé). Tehát elsődleges a védelmi funkció, amely ezen felül teljesen független is (autonóm). Az önellenőrző rutinok a legalsó szinten, a háttér időben futnak le, rendszerint ciklikus időközönként.

A digitális védelmek általános hardver felépítése a következő:



Az egyes belső hardver egységek és azok feladatai a következők:

belső MV - belső mérőváltók: áramváltó, feszültségváltó
feladatuk: szintváltás, potenciál elválasztás

előfeldolgozás (analóg lineáris áramkörökkel):

- jelátalakítás (pl. $i \rightarrow u$)
- maximum-, minimum-kiválasztás analóg módon
- jelkorlátozás
- erősítés (precíziós szintillesztés műveleti erősítővel)
- szűrés
- előjel-képzés (null-komparálással)

MUX - multiplexer, analóg jelkiválasztó:

A multiplexer megfelelő logikai vezérlésével mindig a kiválasztott analóg bemenet jelenik meg a kimeneten, így több analóg jel esetén is elegendő egy mintavevő és analóg-digitális átalakító a jelek egymás utáni átalakításához.

S/H – Sample/Hold (mintavevő/tartó):

Az analóg-digitális átalakítás időtartama alatt a vizsgált jel változása hibát okozna, ezért a jelből adott időpontban vett mintát (mintavétel) kell biztosítani az átalakítás teljes időtartamára (tartás).

A/D - analóg-digitális átalakító:

Feladata az adott jeltartományban (-10..+10V bejövő analóg jel mintavett értékének arányos digitális értékévé átalakítása a felbontásnak megfelelő pontossággal.

Digitális védelmekben jellemzően 12- vagy 16-bites felbontású, szukcesszív approximációs működési elvű A/D átalakítókat alkalmaznak, amelyek átalakítási ideje tipikusan kb. 10µs.

CPU - mikroszámítógép, ebben történik a digitális jelfeldolgozás és a védelmi döntéshozás (relé-algoritmus) szoftver úton megvalósítva.

A digitális védelmek CPU-modulja általában egy vagy több mikrokontrollerből (amely 16- vagy 32-bites szervezésű) és kiszolgáló áramkörökből áll.

MEM - buszra illesztett külső memória. Ez adatmemória, a program ugyanis általában a mikrokontroller belső PROM memóriájából fut.

- mérési adatok, események tárolása: SRAM+Óra+Akku (SRAM: sztatikus RAM)
- konstansok, szöveg: EPROM
- beállítások: EEPROM (elektronikusan törölhető PROM)

I/O - bemeneti/kimeneti egység:

Digitális (két állapotú) bemenetek/kimenetek, potenciálisan leválasztva a belső áramköröktől.

- kimeneti egység (relés leválasztással):
 - kimenő parancsok
 - kimenő jelzések
- bemeneti egység (optocsatolós leválasztással):
 - bénítás/engedélyezés
 - nyugtázás
 - működtetés

KEZ - kezelői felület (ember-gép felület, MMI: Man-Machine Interface):

- beállítások elvégzése
 - üzenetek, jelzések megjelenítése és nyugtázása
 - mérések, rögzített események megjelenítése és törlése
- részei: - nyomógombok (fóliatasztatúra kivételben)
- kijelző (LCD, 2x16 karakteres alfanumerikus)
 - látjelzés (LED)
 - hangjelzés (piezo)

KOM - kommunikáció (gép-gép kapcsolat):

- PC-vel szigetelt RS232-es soros vonalon, teljes körű kezelés + eseménynapló, mérések, beállítások letöltése a PC-be.

- ÜIK-val (Üzemirányító Központ) fénykábelen, zavarvédett, gyors adatátvitel, ezen keresztül kapcsolódik a védelem az alállomási irányítási rendszerhez.

TÁP - DC/DC konverteres tápegység, feladata a belső analóg és digitális áramkörök és meghajtó körök tápellátása.

bemenet: a szekunder segédüzemi tápfeszültség, 220V DC;

kimenet: +15V, -15V, +5V (stabilizált), $V_{+} \cong 20V$ stabilizálatlan a kimeneti relékhez;

2. A 7SJ511 típusú digitális túláram-idő védelem

A 7SJ511 SIEMENS gyártmányú komplex digitális védelem, amely 3 fázisáramot és zérus sorrendű áramot képes érzékelni. Rugalmasan alkalmazható a különböző hálózattípusokra és védelmi feladatokra, többféle védelmi funkció és kioldási karakterisztika állítható be. A védelmi beállításokra egyszerre 4 paraméter-készlet lehet az EEPROM memóriában, az ezek közötti váltás a kommunikáción keresztül vagy a digitális bemenetekkel vezérelve is történhet, tehát a védelem adaptív módon működhet. Számos kiegészítő funkciót biztosít, ezek a folyamatos mérés, zavarírás, eseményrögzítés, helyi vagy alállomási kommunikáció, ellenőrző funkciók. A digitális bemenetek, a relés kimenő kontaktusok és a LED látjelzések logikailag a felhasználó által szabadon konfigurálhatók.

Ebben az útmutatóban csak a laborgyakorlaton vizsgálandó néhány fontosabb funkció kerül röviden ismertetésre. A védelem külső kapocselosztása a Melléklet 4. oldalán a B.1 ábrán látható.

Független késleltetésű túláram-idő védelem

Kétfokozatú kioldási karakterisztika állítható be külön a fáziszárlatokra illetve a földzárlatra. A független késleltetésű túláram-idő védelem logikai hatásvázlata a Melléklet 2. oldalán a 4.2 ábrán látható. A hatásvázlat állapotjelei tetszőlegesen a látjelző LED-ekhez vagy kimenő kontaktusokhoz rendelhetők. Az egyes fokozatok külön valós időben logikailag blokkolhatók (például digitális bemenetről). A blokkolás alkalmazásával logikai gyűjtősín-védelem valósítható meg, erre mutat példát a Melléklet 3. oldalán a 4.4 ábra. Ebben az esetben a leágazási védelmek indulása blokkolja a gyűjtősín betáplálás védelmének gyorsfokozatát ('B' hibahelyen leágazási zárlat), ellenkező esetben a gyűjtősín zárlata ('A' hibahely) a gyorsfokozattal kerül hátrításra.

Függő karakterisztikájú túláram-idő védelem

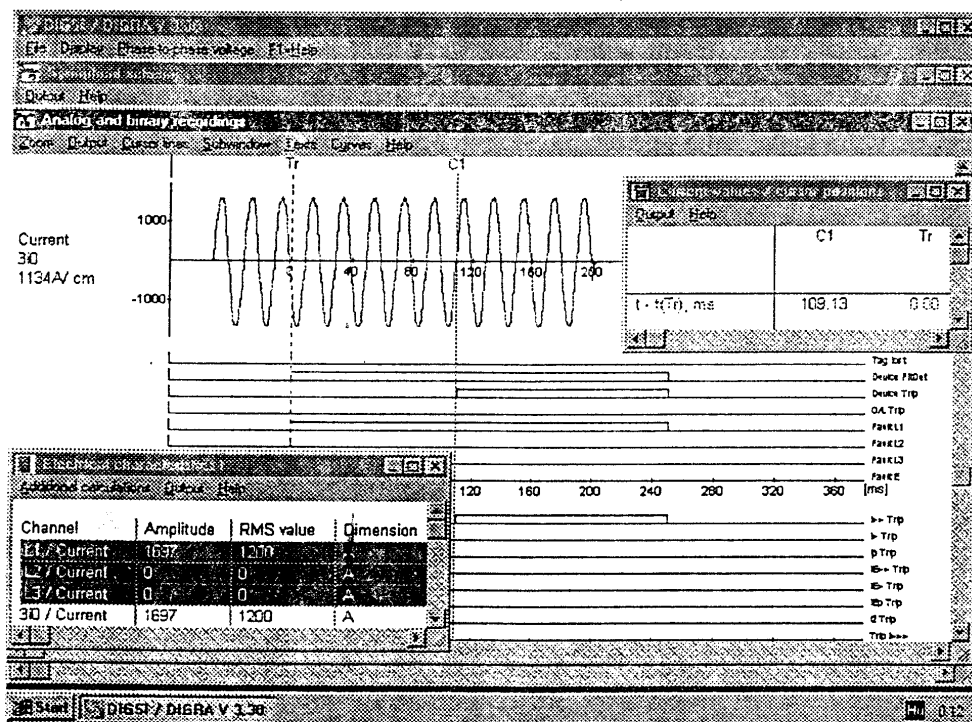
A fáziszárlati és földzárlati túláram-idő védelemre az IEC 255-3 szabvány szerinti háromféle inverz karakterisztika egyike is beállítható, a nagy zárlati

áramú gyorsfokozat ilyenkor is független késleltetésű. Az inverz karakterisztikák a Melléklet 1. oldalán a 3.1 ábrán láthatók.

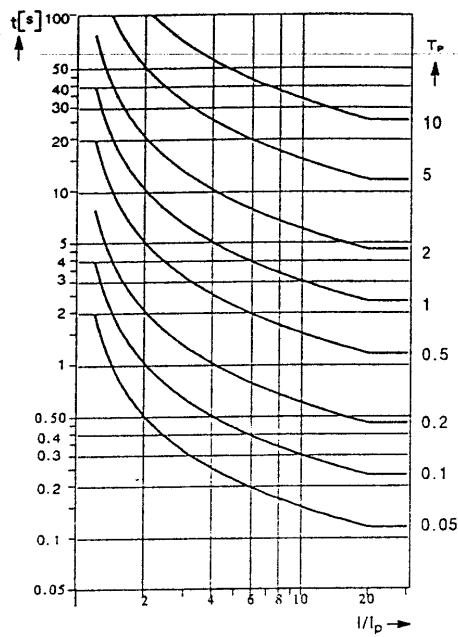
Folyamatos mérés és beépített zavarító funkció

A védelem működés közben folyamatosan számítja a fázisáramok és a zérus sorrendű áram valós effektív értékét amperben és a névleges érték %-ában, ezek az adatok a kijelzőn és a kommunikáción keresztül is lekérdezhetők.

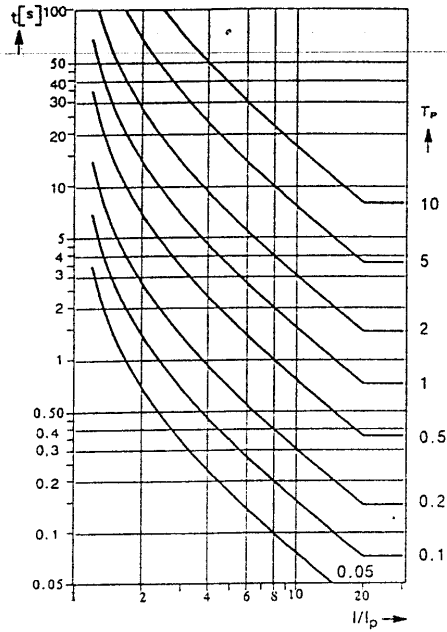
A beépített zavarító a zárlati esemény áram-időfüggvényeit regisztrálja 1kHz-es mintavételezéssel max. 5 szekundum időtartományban. A PC-vel lekérdezhető regisztrátumban az időfüggvények mellett megjelennek a védelem indult és védelem kioldott jelek, vízszintes ill. függőleges kurzorokkal végezhető kiértékelés, a regisztrátum nyomtatható, eltárolható.



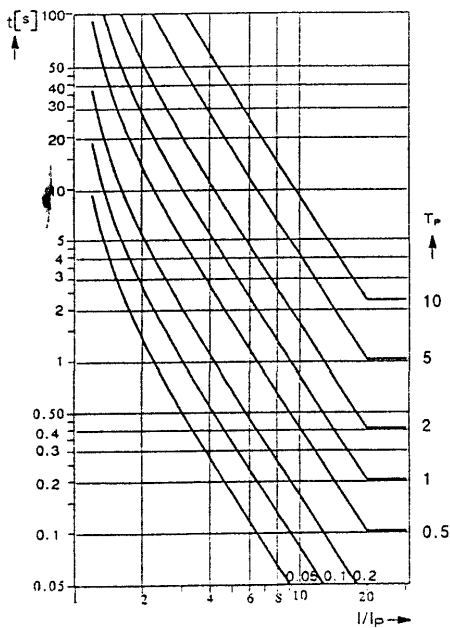
A zavarító regisztrátum kiértékelése



Normal inverse: $t = \frac{0.14}{(I/I_p)^{0.02} - 1} \cdot T_p \text{ [s]}$



Very inverse: $t = \frac{13.5}{(I/I_p) - 1} \cdot T_p \text{ [s]}$



Extremely inverse: $t = \frac{80}{(I/I_p)^2 - 1} \cdot T_p \text{ [s]}$

- t trip time
- T_p set time multiplier
- I Fault current
- I_p Set pick-up current

Note: For earth faults read I_{EP} instead of I_p and T_{EP} instead of T_p

Figure 3.1 Trip time characteristics of inverse time overcurrent protection

4.2.4 Fast bus-bar protection using reverse interlocking scheme

Each of the overcurrent stages can be blocked via binary inputs of the relay. A setting parameter determines whether the binary input operates in the "normally open" (i.e. energize input to block) or the "normally closed" (i.e. energize input to release) mode. Thus, the overcurrent time protection can be used as fast busbar protection in star connected networks or in open ring networks (ring open at one location), using the "reverse interlock" principle. This is used in high voltage systems, in power station auxiliary supply networks,

etc., in which cases a transformer feeds from the higher voltage system onto a busbar with several outgoing feeders (refer Figure 4.4).

"Reverse interlocking" means, that the overcurrent time protection can trip within a short time $T-l>$, which is independent of the grading time, if it is not blocked by pick-up of one of the next downstream overcurrent time relays (Figure 4.4). Therefore, the protection which is closest to the fault will always trip within a short time, as it cannot be blocked by a relay behind the fault location. The time stages $I>$ or I_p operate as delayed back-up stages.

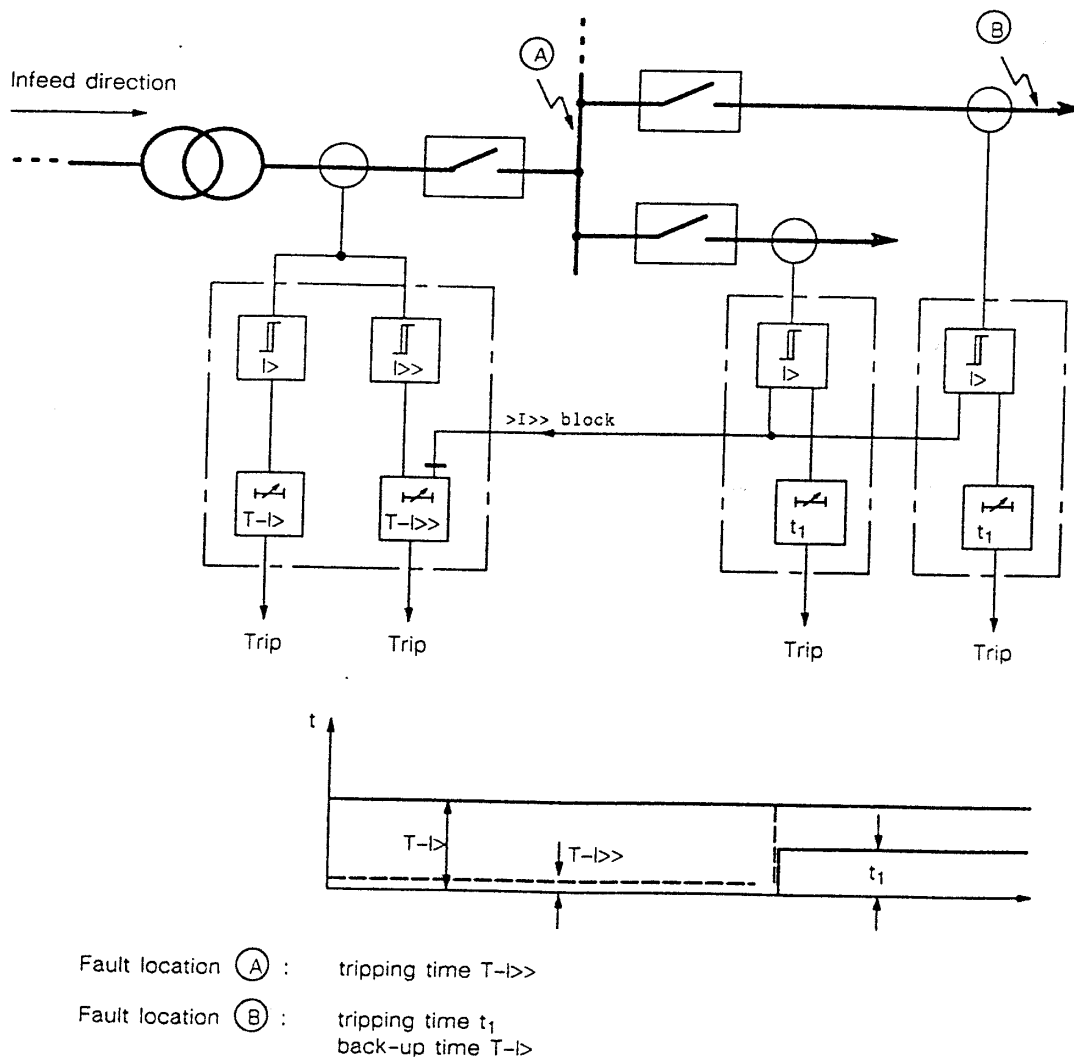


Figure 4.4 Busbar protection using reverse interlocking principle

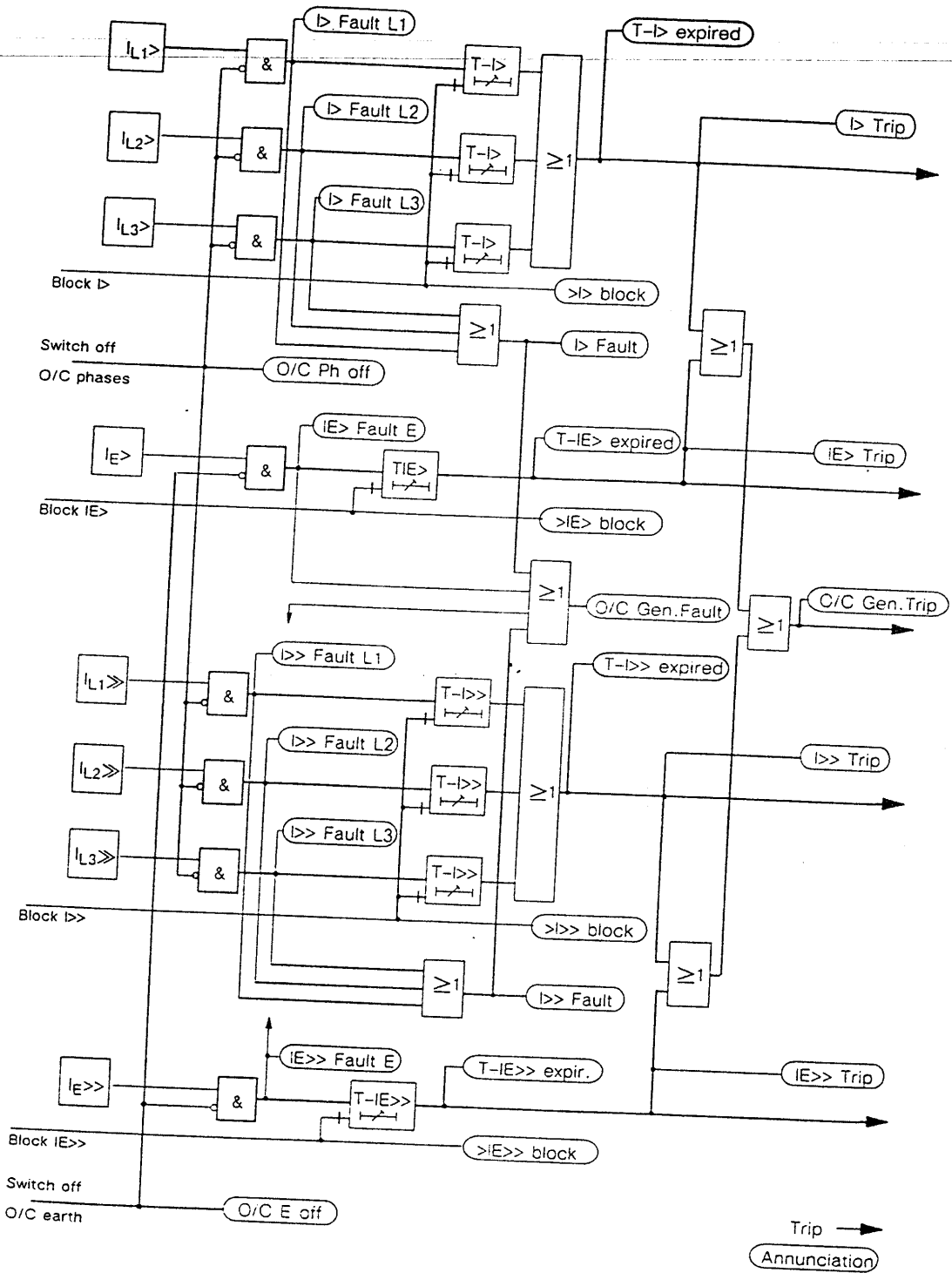


Figure 4.2 Logic diagram of the definite time overcurrent protection

B Connection diagram

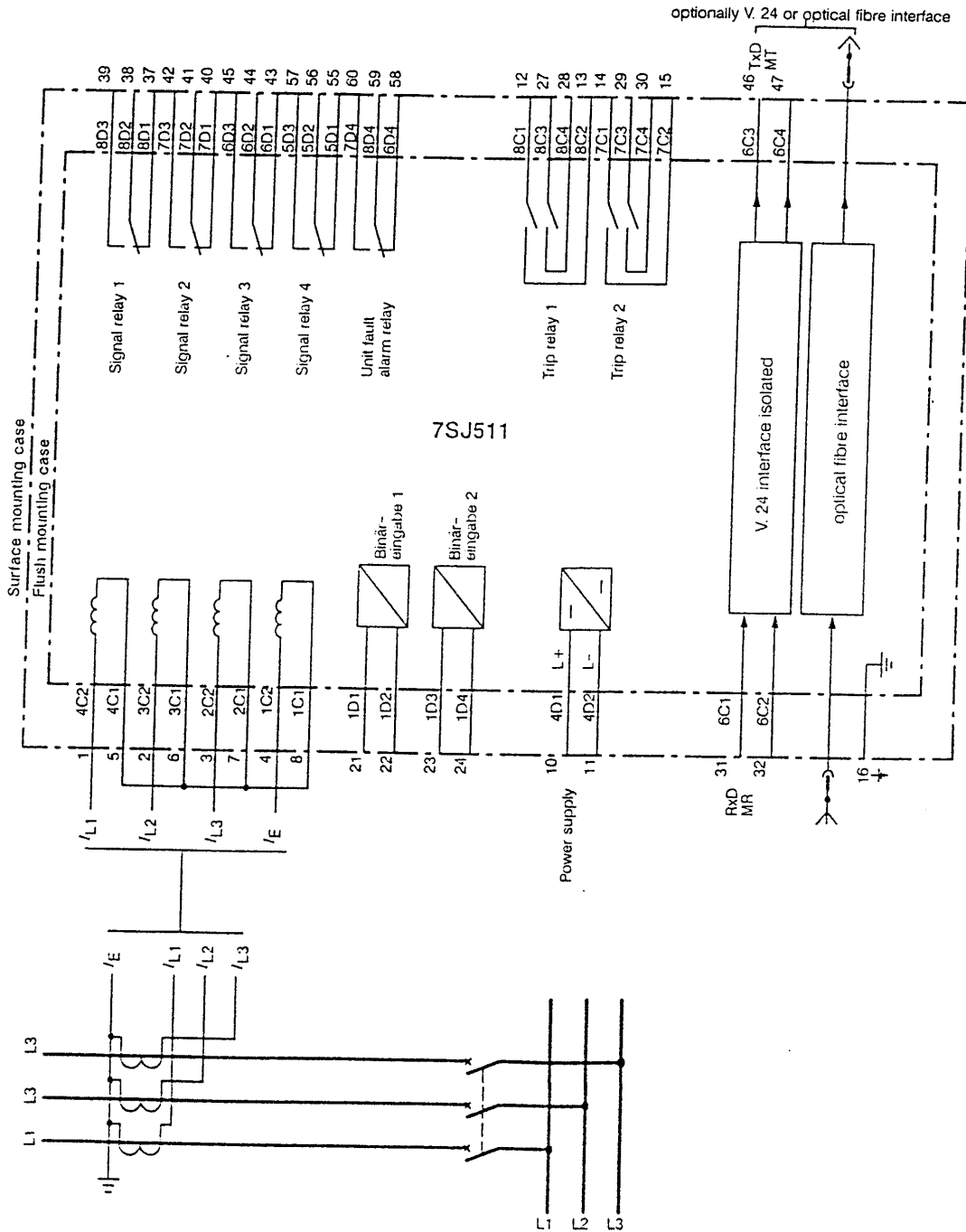


Figure B.1 Connection diagram of overcurrent time protection relay